

加权主元分析在统计互连寄生参数提取中的应用

胡超^{1,2)}, 喻文健^{1,2)*}, Sheldon X D Tan³⁾

¹⁾ (清华大学计算机科学与技术系 北京 100084)

²⁾ (清华信息科学与技术国家实验室(筹) 北京 100084)

³⁾ (Department of Electrical Engineering, University of California, Riverside, CA 92521 USA)

(yurwj@tsinghua.edu.cn)

摘要: 针对随机工艺变动引起的统计寄生参数提取问题,采用 Hermite 多项式配置法提出加权主元分析技术来对随机变量进行消减,以减少独立变量数目,提高计算效率.在此基础上,利用并行计算技术,进一步减少统计寄生参数提取的运行时间.数值实验结果表明,相对于普通的主元分析,采用文中的加权主元分析能在同等精度情况下使寄生参数提取速度提高几倍至几十倍,而在含 8 个 CPU 计算机上的并行计算也取得了 6.7 倍的加速比.

关键词: 考虑工艺变动的寄生参数提取; Hermite 多项式配置; 加权主元分析; 并行计算

中图分类号: TN391.9

Weighted Principal Factor Analysis in Statistical Interconnect Parasitic Extraction

Hu Chao^{1,2)}, Yu Wenjian^{1,2)*}, and Sheldon X D Tan³⁾

¹⁾ (Department of Computer Science and Technology, Tsinghua University, Beijing 100084)

²⁾ (Tsinghua National Laboratory for Information Science and Technology (TNList), Beijing 100084)

³⁾ (Department of Electrical Engineering, University of California, Riverside, CA 92521 USA)

Abstract: To cope with the problems of statistical parasitic extraction induced by random process variations, the technique of weighted principal factor analysis (wPFA) based on Hermite Polynomial Collocation method is proposed to reduce the number of random variables and improve the computational efficiency. The parallel computing technique is also applied to further reduce the computational time. Numerical results show that, the wPFA is able to accelerate the statistical extraction using a normal principal factor analysis by several or several tens times. While, the parallel computing experiment on a machine with 8 CPU achieves a speedup of 6.7.

Key words: variation-aware parasitic extraction; Hermite polynomial collocation method; weighted principal factor analysis; parallel computation

互连寄生参数提取是指通过电磁场计算,得到表示互连寄生效应的电容、电阻、电感等参数,它为后续的电路仿真提供数据,已成为集成电路设计中

不可或缺的一部分.随着集成电路特征尺寸的减小,由互连寄生参数引起的延时已经超过了门延时,成为影响集成电路性能的主要因素.同时,工艺变动对

集成电路性能的影响也随着特征尺寸的减小而日益增大. 工艺变动包括系统性变动和随机性变动^[1]. 系统性变动是一种确定性变动, 通过对变动来源的分析建立变量之间的函数关系, 就能比较准确地对变动程度进行估计^[2]. 随机性变动一般用于刻画尚未了解或不可控制的工艺变动, 它通过随机变量加以描述, 并使用统计方法建模和求解, 得到待求寄生参数的随机函数表达式. 为使后续电路仿真的结果能接近芯片制造的实际情况, 以提高成品率, 考虑工艺变动的互连线寄生参数提取已成为当前集成电路计算机辅助设计算法研究的热点之一.

考虑工艺变动寄生参数提取的一种直接方法是蒙特卡罗方法, 它首先随机生成大量的采样互连结构, 并对每个确定性的采样结构求出寄生参数; 然后对所有结果进行统计, 得到工艺变动下寄生参数分布的估计; 这种方法最大的缺陷就是计算量非常大、效率非常低. 尽管快速蒙特卡罗方法^[3]可以通过有效的采样点选择来提高计算效率, 但是其仅能得到待求函数的均值与方差, 不便于后续对电路进行精确的统计分析. 基于三维边界元法电容求解器, 采用电容提取“扰动法”^[4]能够得到电容变动的二阶统计模型; 但由于该方法基于电容表达式的泰勒展开, 因此其仅能适用于工艺变动较小的情况. 文献[5-6]提出了 2 种能够得到更为精确的电容变动二阶模型的方法: 谱随机配置法 (spectral stochastic collocation method, SSCM)^[5] 基于电容表达式的 Hermite 多项式展开, 利用稀疏网格求积法来得到电容展开式的系数; 文献[6]引用了谱随机配置法来求解增广势系数矩阵, 此方法具有很高的计算效率, 但仅考虑了势系数的一阶变动. 文献[7]在 SSCM 法的基础上, 考虑了芯片级电容提取中窗口电容之间的相关性, 得出了快速的全路径统计电容提取方法. 文献[8]对文献[7]的工作进行了扩展, 使之能够考虑连续表面的工艺变动模型; 文献[9]对非高斯随机工艺变动进行了考虑, 提出了有效的统计互连电容提取算法.

在各种统计电容提取方法中, 文献[5, 7-8]使用的方法可称为 Hermite 多项式配置 (Hermite polynomial collocation, HPC) 法, 它能准确、高效地提取二阶电容变动. HPC 法用二阶 Hermite 多项式来拟合电容的随机函数表达式, 并根据最佳平方逼近将多项式系数的计算转化为多重函数积分的计算, 再利用稀疏网格法进行数值积分, 最终求拟合系数的问题变为求解一系列积分点 (配置点) 对应的确定性结构的电容提取问题. 相比其他方法, 基于

HPC 的方法在保证精度的同时具有较高的计算效率. 此外, 上述文献均只考虑了工艺变动下的电容提取, 而随着电路信号频率增高, 电感效应对片上互连线、尤其是高层的全局互连线的影响将日益显著, 考虑工艺变动的互连阻抗 (包括电感、电阻) 提取也将十分有意义. 将 HPC 方法用于工艺变动下统计电感和电阻的提取值得加以研究.

工艺变动下电容提取考虑的随机变量为互连结构的几何参数, 为了保证模型的精确性, 描述几何变动的随机变量往往数目巨大. 现有的方法通常都需要将这些变量进行消减, 得到一组数目较少的独立随机变量. 由于最终求解的确定性问题数目或增广矩阵的维数与独立变量数直接有关, 变量消减的效果决定了整体的计算效率. 在基于 HPC 的提取方法中, 首先须根据几何随机变量的空间相关性进行变量消减, 若得到的独立变量数为 d , 则稀疏网格配置点的数目 (即确定性采样结构的数目) 为 $2d^2 + 3d + 1$. 最常用的变量消减方法为主元分析法 (principal factor analysis, PFA)^[4], 它对协方差矩阵进行特征值分解, 然后通过选取特征值最大的几个分量对协方差矩阵进行近似. 文献[5]提出通过 K-L 变换方法替代 PFA 达到变量的去相关性及消减的目的, 它并不对协方差矩阵进行操作, 而是直接处理描述几何变动的随机场方程, 得到其特征值分解, 再将特征方程转换为积分表达式, 通过更为有效的配置点选取方法来计算积分式, 以提高计算效率. K-L 变换方法的效果主要体现在减小矩阵特征值分解的时间上, 通常它并不能进一步减小独立变量的数目, 因此对整体计算时间的改善作用有限.

1 随机工艺变动下统计电容和阻抗提取

1.1 电容提取的工艺变动模型

由于导体电容主要受分布于导体表面的电荷影响, 因此在研究工艺变动下互连电容提取时需考虑导体表面的随机变动. 边界元法是求解确定性结构电容提取问题的主要方法^[10-12], 它首先对导体表面或介质区域表面进行离散, 然后通过求解边界积分方程得到特定导体偏压设置下的表面边界元电荷, 对各导体求出的电荷总量即为需求解的电容值. 基于边界元法, 可以假设工艺变动为对导体表面边界元的随机扰动. 为与文献[4-6]保持一致, 本文假设边界元扰动的方向垂直于导体表面且保持边界元形状不变 (如图 1 所示, 虚线轮廓表示导体的标称表

面,实线轮廓表示工艺偏差导致的导体表面),而扰动量服从高斯随机分布.用一组随机变量 $\zeta(r)$ 表示边界元的扰动量, r 表示边界元所在位置, $\zeta(r)$ 的概率密度函数为

$$f(\zeta(r)) = \frac{1}{\sqrt{2\pi}\sigma} \exp\left[-\frac{\zeta^2(r)}{2\sigma^2}\right],$$

其中 σ 为变动标准差.由于片上工艺变动都存在空间相关性^[1,4-8],本文假设任意 2 个不同位置 r_1 和 r_2 处变动量的相关系数为

$$\rho(r_1, r_2) = \exp\left[-\frac{|r_1 - r_2|^2}{\eta^2}\right] \quad (1)$$

其中 η 称为相关长度,它是表示空间相关性的重要特征量.相关长度较长表明空间距离较远的点也具有较大的关联性,而相关长度较短表明只有比较近的点相关性才较强.

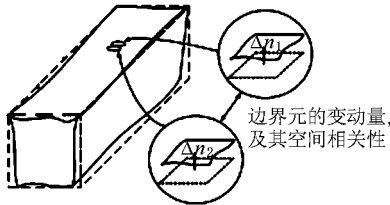


图 1 电容提取的工艺变动模型

1.2 频变阻抗提取的工艺变动模型

随着集成电路信号频率的升高,电感效应将变得十分显著.为了反映高频电感效应,通常采用部分元等效电路方法对互连结构进行建模,其中互连线的部分电感和电阻(合起来为互连阻抗)的值将随频率变化.提取互连阻抗参数的方法是基于部分元等效电路模型的体积元法^[13],为了反映导体截面电流分布不均匀的特点,它首先将导体横截面离散成一组沿电流方向的导体细丝,图 2 所示为将导体划分为 5×3 细丝结构的示意图.在磁准静态(magnetic quasi static, MQS)假设下,可认为电流都沿着细丝长度方向流动,并且每根细丝中电流均匀分布.

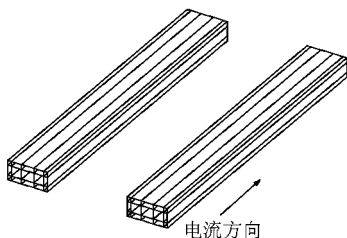


图 2 被划分为 5×3 个细丝的两根平行导体

假设 a 根互连导体离散后共得到 b 根细丝,则

$$(R_b + j\omega L_b)I_b = V_b \quad (2)$$

其中, R_b 表示细丝电阻,为 $b \times b$ 对角矩阵, ω 为信号角频率; L_b 表示细丝间的部分电感,为 $b \times b$ 稠密矩阵;向量 I_b 和 V_b 分别表示细丝电流和导体两端的电压.细丝的电阻和部分电感均可通过解析公式或数值积分加以计算,因此在给定导体偏压情况下求解方程式(2)可得到 I_b ,再利用细丝电流 I_b 与导体电流 I_a 满足的关系式 $MI_b = I_a$ 求得每个导体的电流;其中 M 为表示细丝与导体之间关系的邻接矩阵.根据所设的偏压,进一步可以求出导体频变阻抗,从中得到频变电阻和电感^[13]

$$ZI_a = V_a,$$

其中, Z 为导体阻抗矩阵, V_a 为表示导体偏压的 a 维向量.设 k 为主导体(偏压为 1 V),则矩阵 Z 的元素

$$Z_{ki} = R_{ki} + j\omega L_{ki}, \quad i = 1, \dots, m;$$

其中 L_{ki} ($i \neq k$) 表示导体 k 和 i 之间的互电感, L_{kk} 为导体 k 的自电感, R_{kk} 为导体 k 的电阻,它们都是随频率变化的量.

由于频变阻抗主要与互连导体的大小、位置有关,而与导体表面形状关系较小,因此为简化计算模型,本文仅考虑导体的宽度与厚度发生随机变化的情况.图 3 显示了一组平行互连线结构,设 ζ_y, ζ_z 分别表示互连线的宽度和高度,它们为 2 组服从高斯分布的随机变量,并且分别具有空间相关性,相关系数也通过式(1)来刻画.

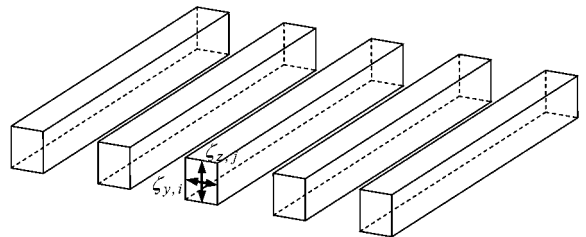


图 3 频变阻抗提取的工艺变动模型

1.3 HPC 法

设 $C(\xi)$ 是待求的随机函数, ξ 为一组互相独立的高斯分布随机变量,则 $C(\xi)$ 可以由 Hermite 多项式展开表示

$$C(\xi) = \sum_{i=1}^{\infty} c_i \Psi_i(\xi) \quad (3)$$

Hermite 多项式之间满足正交性

$$\langle \Psi_l(\xi), \Psi_i(\xi) \rangle = \alpha_i \delta_{li} \quad (4)$$

即仅当 $i = l$ 时其为一个正数 α_i ,其他时候为 0.这里函数内积的定义为随机函数乘积的数学期望

$$\langle X, Y \rangle = E(XY).$$

如果仅截取式(3)的前 K 项,根据最佳平方逼近,当满足

$$\langle C(\xi), \Psi_l(\xi) \rangle = \langle \sum_{i=1}^K c_i \Psi_i(\xi), \Psi_l(\xi) \rangle = \sum_{i=1}^K c_i \langle \Psi_i(\xi), \Psi_l(\xi) \rangle, \quad l = 1, 2, \dots, K$$

时截断误差最小.根据 Hermite 多项式的正交性,式(4)右端仅当 $i = l$ 时不为 0,故系数 c_i 可以进一步表示为

$$c_i = \frac{\langle C(\xi), \Psi_i(\xi) \rangle}{\langle \Psi_i(\xi), \Psi_i(\xi) \rangle} = \frac{1}{\alpha_i} \langle C(\xi), \Psi_i(\xi) \rangle \quad (5)$$

式(5)是一个 d 维的积分,其中 d 是独立随机变量数目.采用 Gauss-Hermite 求积公式结合稀疏网格法^[14],式(5)被转换为在积分点(配置点)上函数值的加权和

$$c_i = \frac{1}{\alpha_i} \sum_{k=1}^P w_k C(\xi^k) \Psi_i(\xi^k) \quad (6)$$

其中 P 为总积分点数.式(6)中每一个 $C(\xi^k)$ 的计算都是确定性的问题,可以使用不考虑工艺变动的求解方法求解.将求得各个 c_i 代入式(3),可得到随机函数的近似表达式.

与文献[4-5, 7-9]保持一致,本文在对式(3)进行截断时仅保留次数不超过 2 的 Hermite 多项式,因此得到寄生参数的二阶随机表达式.由于 2 阶稀疏网格可以满足 2 阶 Gauss-Hermite 求积公式的精度要求^[7, 9, 14],进行二阶统计寄生参数提取时的配置点个数为 $O(d^2)$, d 为 ξ 的维数.由于配置点的个数就是调用确定性方法求解 $C(\xi^k)$ 的次数,因此 HPC 法计算效率主要由配置点的多少决定,其直接依赖于独立随机变量数 d .采用变量消减可以有效地减小变量数 d ,进而提高 HPC 法进行统计分析的效率.此外,上述推导过程还说明 HPC 法将随机函数建模问题转化为一组带确定性参数的确定性问题的,因此它既适合于统计电容提取,也适合于统计频变阻抗提取.

2 加权 PFA 技术及其应用

2.1 加权 PFA 的原理

HPC 法要求输入变量为一组互相独立的随机变量.PFA 可以在消除一组相关随机变量的相关性同时对随机变量数目进行消减.由于随机几何变动变量均取为高斯分布随机变量,因此去除变量相关

性就得到一组互相独立的随机变量.PFA 的具体过程如下.

对于一组空间相关的随机变量 ζ ,记其协方差矩阵为 $\Delta n(\zeta)$ (为对称半正定矩阵),对 $\Delta n(\zeta)$ 作特征值分解 $\Delta n(\zeta) = E \Lambda E^T$,其中, Λ 是对角阵,对角线元素按从大到小排列,矩阵 E 包含了相应的特征向量.若仅取 Λ 中前 t 个特征值,并记 $U = E^* \Lambda^*$;其中, E^* 表示 E 的前 t 列, Λ^* 表示 Λ 对角线上前 t 个元素分别取平方根后构成的对角阵,则 $\Delta n(\zeta) \approx U U^T$.因此 ζ 可近似表示为 $\zeta = U \xi$ 这里的 ξ 为一组互不相关的随机变量,它仅含 t 个分量.若原始随机变量 ζ 服从高斯分布,则 ξ 为一组互相独立的高斯分布随机变量.

由以上 PFA 过程可以看出,变量消减时仅利用了变量间的空间相关性,而没有考虑每个变量对输出结果的影响.文献[15]提出一种基于主海森方向的变量消减方法,它考虑了输入变量对输出结果的影响.受其启发,本文提出一种加权主元分析(weighted principal factor analysis, wPFA)方法,为每个随机扰动量定义一个权重因子以反映它对输出结果的影响,从而得到一组新的随机变量,然后再进行变量消减将更为有效.

记对角阵 W 为权重矩阵,其对角线元素 w_i 为针对第 i 个变量的权重, ζ 为一组描述工艺变动的随机扰动量,则可以生成一组新的随机变量

$$\xi = W \zeta.$$

ξ 的协方差矩阵 $\Delta n(\xi)$ 包含了权重信息,如

$$\Delta n(\xi) = E(W \zeta (W \zeta)^T) = W \Delta n(\zeta) W^T;$$

对 $\Delta n(\xi)$ 作 PFA,则可得

$$\zeta = W^{-1} \xi = W^{-1} U \xi;$$

其中, U 为 $\Delta n(\xi)$ 前 t 个特征值的平方根及其相应特征向量的乘积, ξ 为 t 个互相独立的随机变量.

受概率密度函数以及变量间相关性约束, ζ 的取值集中于较大特征值对应的特征方向.PFA 即是提取出这些主特征方向,忽略其他特征方向上的分量,以达到变量消减的目的.而 wPFA 在 PFA 的基础上还考虑了每个变量对输出结果的影响,由它得到的 ζ 采样值体现了对结果影响较大的方向,因此该方法能更有效地达到变量消减目的.从具体实现的角度来看,引入权重矩阵 W 使得 ξ 的协方差矩阵特征值分布的差异加剧,从而取较少的主特征值就能获得较高的精度.

2.2 针对统计电容提取的 wPFA

在电容提取中,导体的电容值是其所有边界元上所带电量之和,且电荷在各边界元上的分布为非均匀的,因此不同位置上边界元对导体电容的贡献有差异.例如,由于带电导体的尖端效应,位于导体顶点、棱附近的边界元相对于导体面中央部分所带电荷量较大.基于对以上现象的考虑,本文将边界元上的几何变动量 ζ_i 的权重定义为该边界元所带的电荷量.

本文对未发生工艺变动的导体结构做电容提取,得到其电荷分布,则定义边界元 i 上随机变动量的权重 $w_i = |q_i|$,其中 q_i 表示边界元 i 所带的电荷量.

2.3 针对统计阻抗提取的 wPFA

在考虑工艺变动的阻抗提取中,由于表示几何变动的物理变量为每个导体的宽度和高度,因此考虑随机扰动对结果的影响时,需要考虑整个导体的电磁特征.针对统计阻抗提取分析,本文直接取每个导体的阻抗值作为几何变动量的权重.

对于 a 个平行排列的导体,设 k 为主导体(偏压为 1V),其余为环境导体(偏压为 0),要求解主导体的频变电阻与各导体的频变电感.本文先对未发生工艺变动的导体结构做阻抗提取,然后设对应于导体 i 的几何变动量 ζ_i 的权重 w_i 为相应的阻抗值,即

$$w_i = |R_{ki} + j\omega L_{ki}|,$$

其中, R_{ki} 为导体 i 的频变电阻, L_{ki} 为导体 i 的频变电感.

3 算法的并行实现

基于 HPC 法的统计寄生参数提取的主要步骤如图 4 所示,其中采用 wPFA 方法进行随机变量消减.通过分析可以看出,图 4 所示的第 4 步易于并行

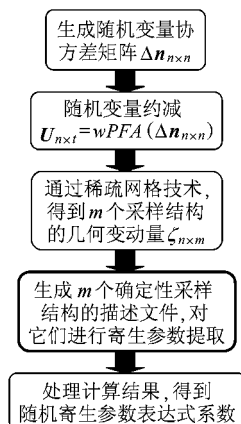


图 4 HPC 法的流程

实现.因此可以利用计算机集群(cluster)或多 CPU/多核计算平台,通过并行计算进一步减小统计寄生参数提取的时间.在串行计算过程中,前 3 步以及第 5 步耗费的总时间一般远小于第 4 步的时间,因此对第 4 步采用并行处理能够很大幅度地提升整个算法的计算效率.

由于在算法流程的第 4 步中各任务间不存在数据交换,因此仅需简单开启多线程就可以实现并行化.例如对于共有 p 个处理器的集群系统或多 CPU/多核计算机,第 4 步的并程序包括如下步骤:

Step1. 将 $\zeta_{n \times m}$ 矩阵按列分为 p 部分,每部分包含 m/p 列,并将每部分数据分别传输到各处理器上.

Step2. 各个处理器根据输入数据对各个确定性采样结构生成描述文件,然后调用相应的寄生参数求解器进行求解.

Step3. 将 p 个处理器所得结果合并,交给一个处理器进行下一步处理.

在多 CPU/多核编程环境中,较新版本的编译器一般都直接提供了启动多线程同时运行多任务的功能,实现起来非常简单.

4 数值实验结果

本文使用 Matlab7.8 编程实现了本文算法.对于确定性导体结构需要调用求解器得出相应的寄生参数.本文用 FastCap^[10] 进行电容提取,用 FastHenry^[13] 进行阻抗提取.为了评价本文方法的准确性,采用 10 000 个采样点的蒙特卡罗仿真作为精确解来对比.所有实验均运行于含 8 个 Intel(R) Xeon(R) CPU 的 Linux 工作站, CPU 的主频为 2.33 GHz.

4.1 电容提取

本文对含 2 根平行导线的结构提取电容.2 条导线长均为 $6 \mu\text{m}$,宽 $0.3 \mu\text{m}$,高 $0.53 \mu\text{m}$,相距 $0.28 \mu\text{m}$.使用 FastCap 中实现的边界元法进行求解时,共有 768 个离散边界元.高度方向与宽度方向的变动标准差分别为线高、线宽的 10%,高度方向随机变动的相关长度设为 $6 \mu\text{m}$,宽度方向设为 $4 \mu\text{m}$.

本文采用 HPC 法进行统计电容提取,随机变量消减分别采用 PFA 与 wPFA 方法,选取主元的标准都是保留的特征值之和与所有特征值之和的误差不超过 0.5%.表 1 中列出了 2 种变量消减方法保留的独立随机变量数目、确定性采样结构数目,以及串并行统计电容提取计算时间;还列出了 10 000 个采样点的蒙特卡罗方法(Monte Carlo, MC)的计

算时间. 通过对比可以看出, 使用 wPFA 的 HPC 方法的加速比约为 MC 方法的 32 倍, 而 HPC(wPFA) 的总计算时间比 HPC(PFA) 少 36%. 表 1 数据显示, 在 8 个 CPU 的计算机上实现的并行计算使计算速度进一步提高约 6.7 倍. 而相对于串行 MC 方法, 并行 HPC(wPFA) 方法更是达到了 236 倍的加速比.

表 1 电容提取 PFA 与 wPFA 的计算效率比较

方法	保留变量数	采样结构数	计算时间/s	
			串行	并行
MC		10000	3948.4	545.1
HPC(PFA)	14	435	175.6	26.4
HPC(wPFA)	11	276+ 1*	112.1	16.7

* “+ 1” 表示对未发生工艺变动的结构做一次提取

本文将采用 PFA 和 wPFA 的计算结果与 MC 仿真的结果进行对比, 统计电容的均值和标准差如表 2 所示, 包括导体总电容 C_{11} 和耦合电容 C_{12} 的结果. 从表 2 可以看出, wPFA 在使独立变量数目减少 21% 的同时, 并没有使得计算结果的误差增大, 并且与 MC 仿真相比, 采用 HPC 和 wPFA 的方法具有很高的精度.

表 2 电容提取 PFA 与 wPFA 的结果比较 10^{-18} F

	MC	HPC (PFA)	Error/ %	HPC (wPFA)	Error/ %	
						C_{11}
	标准差	29.5	28.6	- 3.0	28.6	- 3.0
C_{12}	均值	- 183.4	- 182.9	- 0.2	- 183.2	- 0.1
	标准差	28.5	27.5	- 3.4	27.6	- 3.3

自电容 C_{11} 和耦合电容 C_{12} 的统计分布图分别如图 5, 6 所示(绘图采样间隔分别为 6.85×10^{-18} F 和 6.76×10^{-18} F). 从图 5, 6 中可以看出, 3 种方法的结果非常吻合, 并且都说明工艺变动情况下电容值的统计分布具有显著的二阶效应.

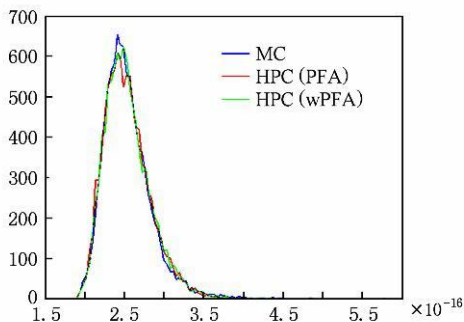


图 5. 自电容统计分布图

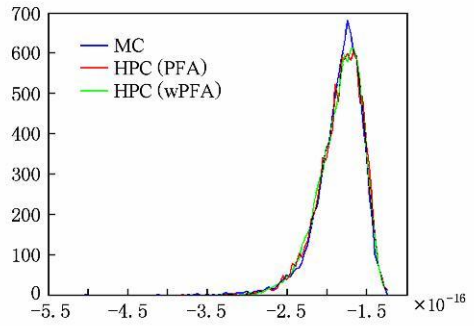


图 6 耦合电容统计分布图

4.2 阻抗提取

本文对含 20 根导体的平行总线结构提取频变阻抗. 假设信号频率为 5 GHz, 且第一根导线为主导体; 所有导线长均为 $6 \mu\text{m}$, 宽和高皆为 $1 \mu\text{m}$, 相邻 2 根导线相距 $1 \mu\text{m}$. 使用 FastHenry 中实现的体积元法进行求解确定性采样结构, 每根导线离散为 5×5 根细丝; 高度与宽度方向的变动标准差分别为线高、线宽的 10%, 变动相关长度分别为 $6 \mu\text{m}$ 和 $4 \mu\text{m}$.

采用 PFA 与 wPFA 方法进行变量消减时, 选取主元的标准都是保留的特征值之和与所有特征值之和的误差不超过 5%. 表 3 列出了 2 种变量消减方法保留的独立随机变量数目、确定性采样结构数目, 以及串、并行统计阻抗提取计算时间, 也列出了 10000 个采样点的 MC 方法的计算时间. 通过对比可以看出, HPC(wPFA) 的总计算时间比 HPC(PFA) 少 93%, 它相对于 MC 方法的加速比约为 235 倍; 另外, 并行计算使得计算速度进一步提高了 4.5 倍. 相对于串行 MC 方法, 并行 HPC(wPFA) 更是达到了 1054 倍的加速比.

表 3 阻抗提取 PFA 与 wPFA 的计算效率比较

方法	保留变量数	采样结构数	计算时间/s	
			串行	并行
MC		10000	39419.6	7640.5
HPC(PFA)	17	630	2352.6	468.5
HPC(wPFA)	4	45+ 1*	167.8	37.4

* “+ 1” 表示对未发生工艺变动的结构做一次提取

为了将采用 PFA 和 wPFA 的 HPC 方法的计算结果与 10000 次 MC 仿真的结果进行对比, 在表 4 中列出了几个统计阻抗的均值和标准差, 包括主导体的频变电阻 R_{11} 、自电感 L_{11} , 以及第二根导线的互电感 L_{12} . 从表 4 中可以看出, wPFA 在使独立变量数目减少 76% 的同时并没有使得计算结果的误差增大, 并且与 MC 仿真相比, 采用 HPC 和 wPFA 的方法具有较高的精度.

表 4 阻抗提取 PFA 与 wPFA 的结果比较

		MC	HPC(PFA)	Error/%	HPC(wPFA)	Error/%
R_{11}/Ω	均值	0.1061	0.1058	-0.3	0.1060	-0.1
	标准差	0.0154	0.0148	3.9	0.0154	0.0
L_{11}/H	均值	0.0896	0.0896	0.0	0.0896	0.0
	标准差	0.0025	0.0024	-4.0	0.0025	0.0
L_{12}/H	均值	0.0415	0.0415	0.0	0.0415	0.0
	标准差	0.000178	0.000178	0.0	0.000178	0.0

图 7 给出了主导体频变电阻的统计分布图(绘图采样间隔为 0.013Ω), 第一、二根导线的频变电感统计分布图分别如图 8, 9 所示(绘图采样间隔分别为 $1.90 \times 10^{-04} H$ 和 $1.39 \times 10^{-05} H$).

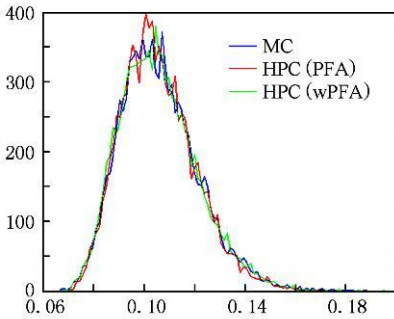


图 7 频变电阻统计分布图

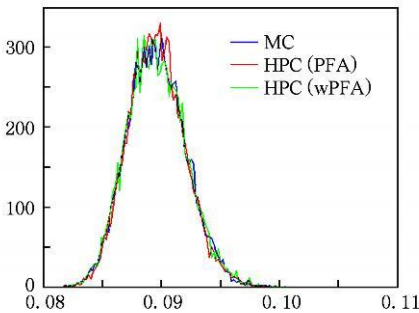


图 8 主导体自电感 L_{11} 的统计分布图

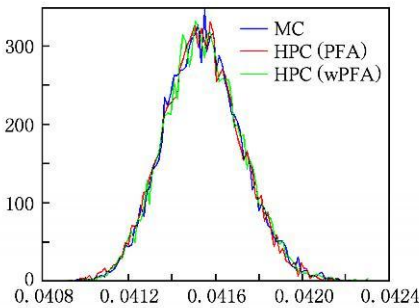


图 9 互电感 L_{12} 的统计分布图

从图 7~ 9 中可以看出, 3 种方法的结果非常吻合, 并且互连电阻的统计分布具有明显的二阶效应. 根据实验结果进一步可以看出, 当工艺变动标准差

为 10% 时, 互连线频变电阻在 5GHz 下具有 15% 的变动标准差, 而电感的变动标准差约为 3%. 这些互连阻抗的统计信息, 对后续互连时延、噪声等性能的准确分析将是非常重要的.

5 结 论

本文提出了针对统计寄生参数提取的 wPFA 方法, 并详细讨论了它在考虑工艺变动寄生电容提取和频变阻抗提取中的应用. 该方法在 PFA 的基础上考虑了不同随机变量对输出结果的不同重要性, 从而能更为有效地消减变量数目, 加速了基于 Hermite 多项式配置法的统计寄生参数提取. 在此基础上, 本文通过并行计算进一步减少计算时间. 数值实验表明, wPFA 在同等精度下能够大幅度提高计算效率, 而并行计算进一步使计算速度提高 6.7 倍. 通过对提取结果的分析也可以看出, 电容和频变电阻的统计分布具有显著的二阶效应, 而频变电感则变动较小.

参考文献(References):

- [1] Xiong J J, Zolotov V, He L. Robust extraction of spatial correlation [J]. IEEE Transactions on Computer Aided Design, 2007, 26(4): 619-631
- [2] Qi X N, Gyure A, Luo Y S, et al. Measurement and characterization of pattern dependent process variations of interconnect resistance, capacitance and inductance in nanometer technologies [C] // Proceedings of Great Lakes Symposium on Very Large Scale Intergration. New York: Association for Computing Machinery, 2006: 14-18
- [3] Singhee A, Singhal S, Rutenbar R A. Practical, fast Monte Carlo statistical static timing analysis: why and how [C] // Proceedings of IEEE/ACM International Conference on Computer Aided Design. Piscataway: IEEE Press, 2008: 190-195
- [4] Jiang R, Fu W Y, Wang J M, et al. Efficient statistical capacitance variability modeling with orthogonal principle factor analysis [C] // Proceedings of IEEE/ACM International Conference on Computer Aided Design. Washington D C: IEEE Computer Society Press, 2005: 683-690

- [5] Zhu H L, Zeng X, Cai W, *et al.* A sparse grid based spectral stochastic collocation method for variation-aware capacitance extraction of interconnects under nanometer process technology [C] // Proceedings of the Conference on Design, Automation and Test in Europe. New York: Association for Computing Machinery, 2007: 1514-1519
- [6] Cui J, Chen G S, Shen R J, *et al.* Variational capacitance modeling using orthogonal polynomial method [C] // Proceedings of Great Lakes Symposium on Very Large Scale Intergration. New York: Association for Computing Machinery, 2008: 23-28
- [7] Zhang W Y, Yu W J, Wang Z Y, *et al.* An efficient method for chip level statistical capacitance extraction considering process variations with spatial correlation [C] // Proceedings of the Conference on Design, Automation and Test in Europe. New York: Association for Computing Machinery, 2008: 580-585
- [8] Yu W J, Hu C, Zhang W Y. Variational capacitance extraction of on-chip interconnects based on continuous surface model [C] // Proceedings of Design Automation Conference. New York: Association for Computing Machinery, 2009: 758-763
- [9] Zhu H L, Zeng X, Luo X, *et al.* Generalized stochastic collocation method for variation-aware capacitance extraction of interconnects considering arbitrary random probability [J]. IEICE Transaction on Electronics, 2009, E92-C(4): 508-516
- [10] Nabors K, White J. FastCap: a multipole accelerated 3-D capacitance extraction program [J]. IEEE Transactions on Computer-Aided Design, 1991, 10(11): 1447-1459
- [11] Yu W J, Wang Z Y. Enhanced QMM-BEM solver for three dimensional multiple dielectric capacitance extraction within finite domain [J]. IEEE Transactions on Microwave Theory and Techniques, 2004, 52(2): 560-566
- [12] Yu Wenjian, Wang Zeyi. Research progress on 3-D VLSI parasitic capacitance extraction [J]. Journal of Computer-Aided Design & Computer Graphics, 2003, 15(1): 21-28 (in Chinese)
(喻文健, 王泽毅. 三维 VLSI 互连寄生电容提取的研究进展 [J]. 计算机辅助设计与图形学学报, 2003, 15(1): 21-28)
- [13] Kamon M, Tsuk M J, White J. FastHenry: a multipole-accelerated 3-D inductance extraction program [J]. IEEE Transaction on Microwave Theory and Techniques, 1994, 42(9): 1750-1758
- [14] Novak E, Ritter K. Simple cubature formulas with high polynomial exactness [J]. Constructive Approximation, 1999, 15(4): 449-522
- [15] Mitev A, Marefat M, Ma D S, *et al.* Principle Hessian direction based parameter reduction with process variation [C] // Proceedings of IEEE/ACM International Conference on Computer-Aided Design. Piscataway: IEEE Press, 2007: 632-637

(上接第 1989 页)

- [6] Bouaziz Z, Zghal A. Optimization and selection of cutters for 3D pocket machining [J]. International Journal of Computer Integrated Manufacturing, 2008, 21(1): 73-88
- [7] Xu Heguo, Wang Yu, Zhou Xionghui. Computer-aided tool selection system based on solid model [J]. Journal of Shanghai Jiao Tong University, 2005, 39(1): 113-116, 120 (in Chinese)
(徐和国, 王玉, 周雄辉. 基于实体模型的计算机辅助刀具选择系统 [J]. 上海交通大学学报, 2005, 39(1): 113-116, 120)
- [8] Zhang Y J, Ge L L. Selecting optimal set of tool sequences for machining of multiple pockets [J]. International Journal of Advanced Manufacturing Technology, 2009, 42(3/4): 233-241
- [9] Rao R V, Pawar P J. Parameter optimization of a multi-pass milling process using non-traditional optimization algorithms [J]. Applied Soft Computing, 2010, 10(2): 445-456
- [10] Yu F F, Du B R, Ren W J, *et al.* Slicing recognition of aircraft integral panel generalized pocket [J]. Chinese Journal of Aeronautics, 2008, 21(6): 585-592